

CLIPPEDIMAGE= JP401033935A

PAT-NO: JP401033935A

DOCUMENT-IDENTIFIER: JP 01033935 A

TITLE: FORMATION OF SILICON OXIDE FILM

PUBN-DATE: February 3, 1989

INVENTOR-INFORMATION:

NAME

NAKANISHI, AKISHIGE

ASSIGNEE-INFORMATION:

NAME

COUNTRY

SEIKO INSTR & ELECTRON LTD

N/A

APPL-NO: JP62189628

APPL-DATE: July 29, 1987

INT-CL (IPC): H01L021/316

US-CL-CURRENT: 438/FOR.397,438/FOR.400 ,438/767 ,438/770

ABSTRACT:

PURPOSE: To make it possible to form a silicon oxide film, which has excellent insulation breakdown strength and can be utilized as a gate oxide film having less traps, by performing high temperature annealing of the silicon oxide film, which is formed in a wet atmosphere including steam at specified temperature or

less, in an inactivated gas atmosphere at a specified temperature or more.

CONSTITUTION: A thin silicon oxide film is formed on a silicon substrate or polysilicon. At this time, the silicon oxide film is formed in a wet atmosphere including steam at 900°C or less. Thereafter, high temperature annealing is performed at 900°C or more in an inactive gas atmosphere. For example, the oxide film is formed in the wet atmosphere at 850°C on the silicon substrate. Thereafter, the oxide film is annealed for one hour at 1,000°C in a nitrogen gas atmosphere or in an argon gas atmosphere. Thus, the ideal silicon oxide film as a gate oxide film, which is characterized by excellent insulation breakdown strength, less traps, high reliability and a thin semiconductor device, can be formed.

COPYRIGHT: (C)1989,JPO&Japio

⑤ Int. Cl.⁴
H 01 L 21/316

識別記号

庁内整理番号
6708-5F

④ 公開 昭和64年(1989)2月3日

審査請求 未請求 発明の数 1 (全4頁)

⑬ 発明の名称 シリコン酸化膜の形成方法

⑭ 特 願 昭62-189628

⑮ 出 願 昭62(1987)7月29日

⑯ 発 明 者 中 西 章 滋 東京都江東区亀戸6丁目31番1号 セイコー電子工業株式会社内

⑰ 出 願 人 セイコー電子工業株式会社 東京都江東区亀戸6丁目31番1号

明 細 書

1. 発明の名称

シリコン酸化膜の形成方法

2. 特許請求の範囲

シリコン基板もしくはポリシリコン上において薄いシリコン酸化膜が形成されるとき、前記シリコン酸化膜が少なくとも900℃以下の水蒸気を含む湿潤(ウェット)雰囲気中で形成され、その後不活性ガス雰囲気中で少なくとも900℃以上の高温アニール処理を行う工程によって形成されることを特徴とするシリコン酸化膜の形成方法。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は100Å程度もしくはそれ以下の薄いゲート酸化膜を用いるゲート長1μm以下のMOSトランジスタ、MOSキャパシタに関する。

(発明の概要)

本発明はシリコン基板もしくはポリシリコン上

のシリコン酸化膜の形成方法において、少なくとも900℃以下の水蒸気を含む湿潤(以下ウェットと呼ぶ)雰囲気中で形成されたシリコン酸化膜を不活性ガス雰囲気中で少なくとも900℃以上の高温アニール処理を行うことにより、絶縁耐圧特性が優れかつトラップの少ない100Å程度もしくはそれ以下のMOSトランジスタに用いられる薄いゲート酸化膜として利用可能なシリコン酸化膜の形成を可能とするものである。

(従来の技術)

従来、MOSトランジスタに用いられるような100Å程度の薄いゲート酸化膜用のシリコン酸化膜は1000℃程度の酸素を含む乾燥(以下ドライと呼ぶ)雰囲気中、もしくは850℃程度のウェット・雰囲気中で形成されていた。

(発明が解決しようとする問題点)

本発明が解決しようとする問題点を図を用いて説明する。第2図(a)、(b)は、従来方法によるシリコン酸化膜を用いたMOSダイオードの絶縁耐圧特性図である。この絶縁耐圧測定に用いたMOS

ダイオードの面積は 16mm^2 で、電流密度が 1mA/cm^2 以上のとき真性破壊と判定した。第2図(ハ)は 1000°C のドライ雰囲気中で形成された 106Å のゲート酸化膜をもつMOSダイオードを、第2図(ヘ)は 850°C のウェット雰囲気中で形成された 106Å のゲート酸化膜を用いたMOSダイオードを示している。この結果からわかるように 850°C のウェット雰囲気中で形成された 106Å のゲート酸化膜は、 1000°C のドライ雰囲気中で形成された 106Å のゲート酸化膜より絶縁耐圧は優れている。

第3図は本発明によるシリコン酸化膜と従来方法によるシリコン酸化膜を用いたMOSダイオードのトラップ量を比較した図であり、アニールなしが従来方法によるシリコン酸化膜を用いたMOSダイオードのトラップ量を示している。このとき測定は電流密度 1A/cm^2 で10秒間ストレスを印加した後のC-V曲線の変動よりフラットバンド電圧の変動(ΔV_{FB})を求めてトラップ量とした。この結果からわかるように 1000°C のドライ雰囲気中で形成された 106Å のゲート酸化膜は、 850°C

のウェット雰囲気中で形成された 106Å のゲート酸化膜よりトラップ量が少ないことを示している。

第4図は本発明によるシリコン酸化膜と従来方法によるシリコン酸化膜を用いたMOSダイオードのTDDB(ストレス印加時間に依存した誘電破壊)特性を比較した図であり、直線A、Cが従来方法によるシリコン酸化膜を用いたMOSダイオードのストレス印加時間に対しての累積破壊率を示している。このとき一定の電流密度 1A/cm^2 をストレスとして印加し測定した。この結果より直線Aの 850°C のウェット酸化膜の方が直線Cの 1000°C のドライ酸化膜よりストレス印加時間に対して累積破壊率が小さい。すなわち信頼性が高いことを示している。しかし、さらに高い信頼性が要求されるようになってきている。

このように前記2種類の工程から形成されるそれぞれのシリコン酸化膜には一長一短があり、これらをゲート酸化膜として利用しようとするとき、さらに性能の良いシリコン酸化膜が期待されている。

(問題点を解決するための手段)

以上に述べた問題点を解決するために、本発明では 100Å 程度もしくはそれ以下の薄いゲート酸化膜を少なくとも 900°C 以下のウェット雰囲気中で形成し、続いて不活性ガス雰囲気中で少なくとも 900°C 以上の高温アニール処理を行った。

(作用)

上記のごとく形成されたゲート酸化膜は、 850°C 程度のウェット雰囲気中で形成される絶縁耐圧特性の優れたシリコン酸化膜と、 1000°C 程度のドライ雰囲気中で形成されるトラップの少ないシリコン酸化膜の両者の長所を兼ね備えている。従ってこの 100Å 程度もしくはそれ以下の薄いシリコン酸化膜はゲート長 $1\mu\text{m}$ 以下のMOSトランジスタ、MOSキャパシタ用のゲート酸化膜として理想的な性質を発揮することが可能である。

(実施例)

以下に、本発明の実施例を図面に基づいて詳細に説明する。第1図(ハ)、(ヘ)は本発明によるシリコン酸化膜を用いたMOSダイオードの絶縁耐圧特

性図である。この絶縁耐圧測定に用いたMOSダイオードの面積は 16mm^2 で電流密度が 1mA/cm^2 以上のとき真性破壊と判定した。第1図(ハ)は 850°C のウェット雰囲気中で形成した酸化膜を窒素ガス雰囲気中で 1000°C 、1時間アニールしたものを、第1図(ヘ)は窒素ガス雰囲気のかわりにアルゴンガス雰囲気中でウェット酸化膜を 1000°C 、1時間アニールしたものである。本発明による 1000°C の高温不活性ガス雰囲気中でアニールを行った 850°C のウェット酸化膜では、絶縁耐圧特性は 850°C のウェット酸化のみ酸化膜より若干劣るだけで 1000°C のドライ酸化膜よりは優れていることが判明した。アニールを行うことで絶縁耐圧特性が劣化する理由は、酸化炉から出したウエハをもう一度炉に入れてアニールしたため、微粒子(パーティクル)による汚染が起きたためだと思われる。またアニールに用いられる不活性ガスは窒素ガスでもアルゴンガスでも絶縁耐圧特性にはほとんど影響を与えない。

第3図は本発明によるシリコン酸化膜と従来方

法によるシリコン酸化膜を用いたMOSダイオードのトラップ量を比較したものである。このとき測定は電流密度 1 A/cm^2 で10秒間ストレスを印加した後のC-V曲線の変動よりフラットバンド電圧の変動 (ΔV_{fb}) を求めてトラップ量とした。この結果より1000℃のドライ酸化膜の方が850℃のウエット酸化膜よりトラップが少ないのは明らかである。本発明による1000℃の高温不活性ガス雰囲気中でアニールを行った850℃のウエット酸化膜では、トラップ量はアニールする前の約2/3まで減少し、1000℃のドライ酸化膜にかなり近づいている。比較のための1000℃の高温不活性ガス雰囲気中でアニールを行った1000℃のドライ酸化膜ではアニールの効果は850℃のウエット酸化膜より小さい。またアニールに用いられる不活性ガスは窒素ガスでもアルゴンガスでもトラップ量の減少にほとんど影響を与えない。

第4図は本発明によりシリコン酸化膜と従来方法によるシリコン酸化膜を用いたMOSダイオードのTDDB (ストレス印加時間に依存した誘電

破壊) 特性を比較したものである。このとき一定の電流密度 1 A/cm^2 をストレスとして印加し測定した。直線Bは本発明による1000℃の高温不活性ガス雰囲気中でアニールを行った850℃のウエット酸化膜を示しているが、アニールを行わない850℃のウエット酸化膜よりさらに信頼性が向上している。比較のための直線Dの1000℃の高温不活性ガス雰囲気中でアニールを行った1000℃のドライ酸化膜では、アニールを行わない1000℃のドライ酸化膜よりも信頼性が向上しているがアニールを行わない850℃のウエット酸化膜のレベルには達していない。

(発明の効果)

本発明は、以上説明したようにシリコン基板、もしくはポリシリコン上において薄いシリコン酸化膜が形成される時、900℃以下のウエット雰囲気中で酸化が行われ、これによって形成された酸化膜が900℃以上の高温不活性ガス雰囲気中でアニールされることにより、絶縁耐圧特性が良く、トラップが少なく、信頼性の高い、半導体装置の

薄いゲート酸化膜として理想的なシリコン酸化膜の形成が可能となった。

4. 図面の簡単な説明

第1図(a)は850℃のウエット雰囲気中で形成した酸化膜を窒素ガス雰囲気中で1000℃、1時間アニールした本発明によるシリコン酸化膜を用いたMOSダイオードの絶縁耐圧特性図である。第1図(b)は850℃のウエット雰囲気中で形成した酸化膜を窒素ガス雰囲気のかわりにアルゴンガス雰囲気中でウエット酸化膜を1000℃、1時間アニールした本発明によるシリコン酸化膜を用いたMOSダイオードの絶縁耐圧特性図である。

第2図(a)は1000℃のドライ雰囲気中で形成した従来方法によるシリコン酸化膜を用いたMOSダイオードの絶縁耐圧特性図である。第2図(b)は850℃のウエット雰囲気中で形成した従来方法によるシリコン酸化膜を用いたMOSダイオードの絶縁耐圧特性図である。

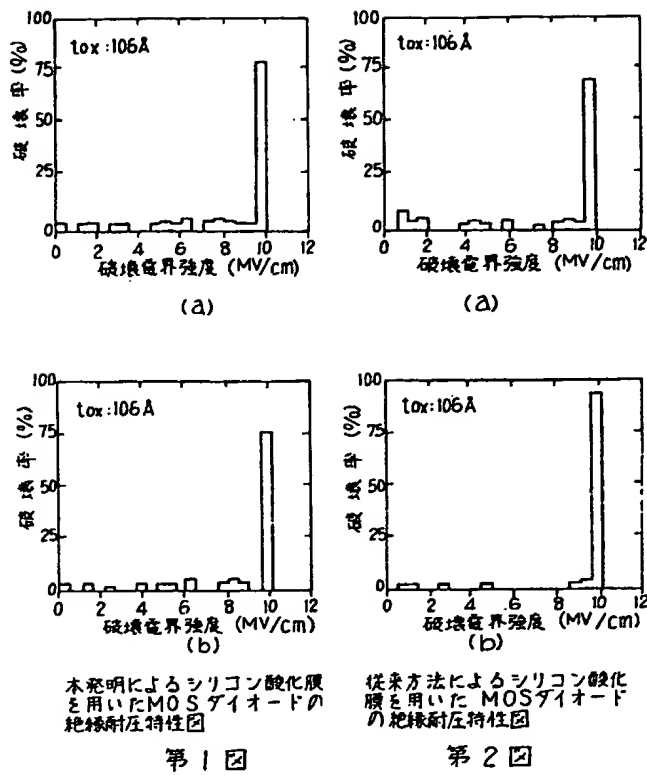
第3図は本発明によるシリコン酸化膜と従来方

法によるシリコン酸化膜を用いたMOSダイオードのトラップ量を比較した図である。

第4図は本発明によるシリコン酸化膜と従来方法によるシリコン酸化膜を用いたMOSダイオードのTDDB (ストレス印加時間に依存した誘電破壊) 特性を比較した図である。

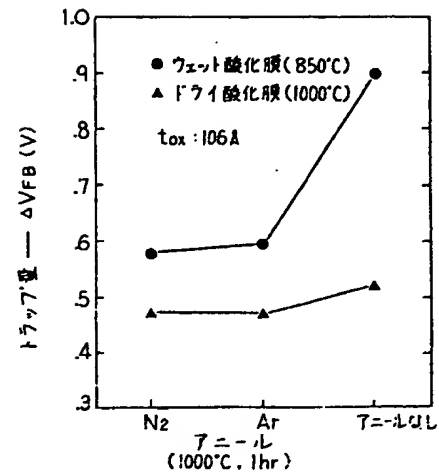
以上

出願人 セイコー電子工業株式会社

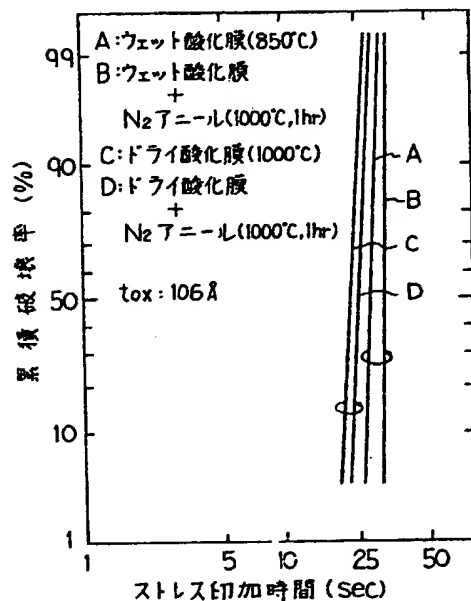


従来方法によるシリコン酸化膜を用いたMOSダイオードの絶縁耐圧特性図

第2図



本発明によるシリコン酸化膜と従来方法によるシリコン酸化膜を用いたMOSダイオードのトラップ量と比較した図



本発明によるシリコン酸化膜と従来方法によるシリコン酸化膜を用いたMOSダイオードのTDDB特性比較図